

Измерение скорости обмена данными карт памяти при использовании программируемых логических интегральных схем

Е. В. Кости́кова¹, С. А. Селиверстов², Я. А. Селиверстов², Ш. С. Фахми^{2, 3, 4}

¹Государственный университет морского и речного флота им. адмирала С. О. Макарова, Санкт-Петербург, Россия, email: kostikova.ev@mail.ru

²Институт проблем транспорта им. Н. С. Соломенко РАН, Санкт-Петербург, Россия, email: seliverstov_s_a@mail.ru

³Санкт-Петербургский государственный электротехнический университет «ЛЭТИ» им. В. И. Ульянова (Ленина), Санкт-Петербург, Россия

⁴АО «Научно-исследовательский институт телевидения», Санкт-Петербург, Россия, email: Shakeebf@mail.ru

Разработан сложно-функциональный блок для измерения скорости записи (чтения) SD-карт на базе технологии «система на кристалле». Показано, что с помощью данного блока можно осуществлять обмен данными между вычислителем и картами памяти как последовательно, так и параллельно. Предложена методика определения скорости передачи информации между внешними накопителями и процессорным ядром систем на кристалле. Получены результаты измерения скорости записи (чтения) различных карт памяти. Определены доверительные интервалы измерений.

Ключевые слова: SD-карта, производительность, система на кристалле, сложно-функциональный блок.

Методы обработки видеoinформации для обнаружения и распознавания объектов становятся всё более актуальными благодаря бурному развитию алгоритмов и технологий решения задач анализа видеоданных. Существующие методы и алгоритмы доказали эффективность в широком спектре прикладных приложений [1, 2]. Разработка новых методов сбора и обработки видеoinформации способствует решению задач удалённого контроля объектов видеонаблюдения интеллектуальными системами безопасности.

Исследования по распознаванию образов, в частности лиц, показали, что хранение огромных объёмов видеоданных, выполнение необходимых вычислительных операций, соблюдение требований к точности и сокращение временных затрат на распознавание невозможны без использования схем с программируемой логикой [3, 4]. Большинство задач цифровой обработки видеoinформации, в первую очередь, в системах видеонаблюдения, относятся к категории транзакционных. Для решения поставленных задач требуются быстродействующие процессоры и соответствующие внешние накопители информации в виде SD-карт памяти (secure digital memory card) – карт флеш-памяти, разработанных для портативных устройств. Такие карты памяти предназначены для хранения шаблонов и признаков, применяемых для распознавания объектов, и широко используются в видеокамерах. Важным фактором для оценки производительности видеосистем является надёжность работы внешних носителей видеоданных. В большинстве исследований по распознаванию объектов акцент делается на вычислительную сложность алгоритмов без учёта реальной скорости карт памяти. При этом расхождения между реальной и заявленной в технических характеристиках скоростями работы карт приводят к ошибочным результатам при определении производительности видеосистемы. Среди перспективных средств видеонаблюдения для контроля и обеспечения безопасности особое место занимают видеоси-

стемы со встроенными драйверами обмена и SD-картами, обладающими высокой скоростью обмена данными в реальном времени.

Описание структуры видеосистемы распознавания лиц. Человеческое зрение способно с высокой скоростью автоматически обнаружить и распознать объекты с разных сторон и ракурсов даже при неидеальных условиях освещения и мутности среды, но когда дело доходит до реализации модели зрительного анализатора в виде видеосистемы (фотоприёмника-вычислителя), то задача обнаружения и распознавания становится сверхсложной. Авторы настоящей статьи разработали структурную схему видеосистемы распознавания лиц (рис. 1). Обнаружение и распознавание лиц в видеосистеме на кристалле состоит из двух фаз: фазы обучения и фазы распознавания.

Первая фаза включает три этапа.

1. **Обнаружение лиц.** Первым шагом на этапе обучения является обнаружение лиц на изображениях или в видеопотоках. Лицо должно быть найдено и выделено как отдельная область в нормализованном виде с фиксированным размером и ракурсом. Эта процедура обычно выполняется с помощью известного алгоритма Войла и Джонса.

2. **Формирование шаблонов.** Существует множество способов отображения лица для формирования его признаков и сохранения их в компактном виде. Основными методами являются: метод главных компонент, линейный дискриминантный анализ, функции Хаара, локальный бинарный шаблон и т. д. Исследования показали, что наиболее простым является метод главных компонент.

3. **Хранение в памяти базы данных (SD-карт).** Данный этап заключается в записи полученных на предыдущей процедуре шаблонов в SD-карты для формирования баз видеоданных.

Вторая фаза также включает три этапа.

1. **Обнаружение лиц.** Данная процедура состоит из следу-

ющих шагов: захват кадра из видеопотока, предварительная обработка и нормализация области лица.

2. *Сравнение.* Проверка минимального расстояния между найденной областью лица на изображении и всеми шаблонами из базы видеоданных.

3. *Распознавание.* Идентификация и выдача результата распознавания.

Заметим, что скорость обнаружения и распознавания во многом зависит от внешнего носителя, в частности от объёма и производительности блоков памяти.

Постановка задачи и цель исследований. Задача распознавания лиц на изображениях осложняется большими объёмами данных, содержащихся в изображениях и базах шаблонов. Для полного восприятия видеоинформации требуется анализировать каждый пиксел на принадлежность исследуемому объекту или фону с учётом возможной изменчивости рассматриваемых объектов, а для идентификации каждого найденного лица – сравнивать его с шаблонами в базе, что вынуждает многократно обращаться к карте памяти (см. рис. 1).

Однако отличия, о которых говорилось выше, выявленные при измерениях скоростей записи (чтения) информации в (из) карты памяти, затрудняют выполнение правильной и достоверной оценки производительности видеосистем на кристаллах. Поэтому необходимы дополнительные исследования, позволяющие с высокой точностью определить погрешности заявленной скорости считывания SD-карт и доверительные интервалы их реальной производительности [3, 4].

Цель работы – разработка сложно-функционального блока (далее – СФ-блока) на базе программируемой логической интегральной схемы (ПЛИС). Указанный СФ-блок предназначен для измерения скорости обмена информацией между вычислителем и SD-картами памяти. Задача решается путём тестирования различных SD-карт класса 10 (номер класса соответствует скорости 10 МБ/с), изготовленных по технологии

«система на кристалле» и имеющих современное высокопроизводительное процессорное ядро (Cyclone V), которое обеспечивает двунаправленную передачу данных в последовательном и параллельном режимах.

Для достижения поставленной цели авторы разработали методику измерения скорости обмена видеоданными между вычислителем и SD-картами, разработали СФ-блок для тестирования SD-карт, имеющий структуру обмена данными на базе ПЛИС, и измерили скорость обмена данными различных SD-карт.

Методика измерения скорости обмена видеоданными между вычислителем и SD-картами. Разработанная методика состоит из следующих основных шагов.

1. Инициализация переменных для ввода значений начальных параметров SD-карты (ёмкость, количество секторов, объём данных для тестирования и др.).
2. Распределение адресов и группировка адресного пространства по пяти интервалам для измерения скорости обмена данными между картами и вычислителем.
3. Задание режима работы СФ-блока.
4. Измерение скорости обмена (записи и чтения) одного сектора.
5. Параллельное измерение скорости записи и чтения для нескольких секторов.
6. Регистрация максимального и минимального значений скорости обмена с SD-картами.
7. Вычисление среднего значения и доверительных интервалов производительности карт пп. 4, 5.

Процессы разработки СФ-блока и тестирования SD-карт включают в себя отладки их программной и аппаратной частей с помощью интегрированной реконфигурированной среды проектирования систем на кристалле.

Разработка СФ-блока для тестирования SD-карт. Разработанный авторами СФ-блок для измерения скорости обмена данными между SD-картами и вычислителем

выполнен на плате Core Commander board, имеющей реконфигурируемую систему на кристалле типа Cyclone. Процесс проверки функционирования СФ-блока на нижних уровнях его проектирования состоит в верификации поведенческой модели путём формирования тестового окружения Testbench. Под тестовым окружением понимается набор инструкций, которые генерируют входные сигналы, а также необходимые средства для отображения выходной информации.

Разработанная архитектура СФ-блока состоит из программной (на языке C) и аппаратной (на языке Verilog) частей, которые выполнены и отлажены на системном уровне и предназначены для измерения скорости обмена с SD-картой при минимальной загрузке центрального процессора.

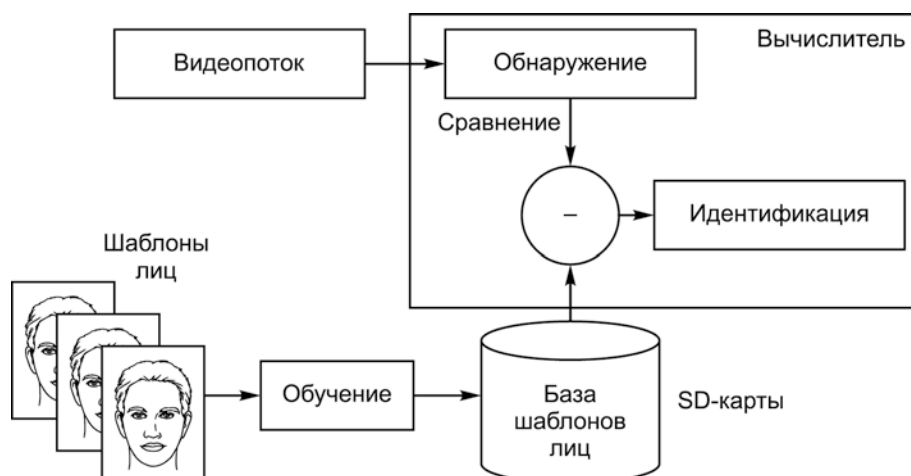


Рис. 1. Упрощённая структура видеосистемы распознавания лиц

Аппаратная часть СФ-блока. В состав аппаратной части СФ-блока входят: ядро (процессор), блоки памяти, контроллер SDHC и прочие схемы синхронизации и согласования работы накопителей. Основной составляющей частью разработанного автомата СФ-блока является контроллер SDHC SD-карты. Контроллер SDHC обеспечивает взаимосвязь между универсальной шиной системы на кристалле Avalon и сигналами SD-карт. Он поддерживает как однобитный, так и четырёхбитный режимы передачи данных в карту памяти. Контроллер входит в состав системы на основе soft-процессора NIOS II.

Контроллер SDHC имеет три интерфейса Avalon: один Slave и два Master.

Интерфейс Avalon Slave используется для конфигурации регистров контроллера. Ширина его шины данных составляет 32 бита, шина адреса – 4 бита. Интерфейс Avalon Master нужен для передачи данных от SD-карты в память или другое периферийное устройство. Ширина его шины данных составляет 8 битов, а шины адреса – 32 бита. Интерфейс Avalon Master применяется для передачи данных из памяти в SD-карту. Ширина шины данных этого интерфейса равна 8 битов, а шины адреса – 32 бита. Шина контроллера SDHC обеспечивает синхронизацию, необходимую для обмена данными между портом Avalon Master и подчинённым портом Avalon Slave.

Основные модули, входящие в состав контроллера SDHC, выполняют следующие функции:

- чтение данных из памяти и запись данных в регистры общего назначения вычислителя;
- передача команд и инструкций от процессора;
- генерация синхроимпульсов пользователем через программно доступный регистр;
- обеспечение режимов прямого доступа к памяти при записи и чтении в (из) SD-карт.

Структурная схема контроллера SDHC приведена на рис. 4. Контроллер должен обеспечивать каналы передачи данных и команд для обеспечения доступа к информации, хранящейся на SD-карте или записываемой на SD-карту. Канал передачи данных для их записи на SD-карту образуют блоки: прямого доступа к памяти (ПДП) для чтения; FIFO (First Input–First Output) регистр передачи; управление обменом данными. Функционирование схемы записи данных происходит следующим образом. Исходные данные для записи на SD-карту находятся во внешней памяти микропроцессорной системы. Используя интерфейс шины Avalon Read Master, блок ПДП считывает данные из заранее заданной области памяти и помещает их в блок FIFO записи. Блок FIFO записи предназначен для промежуточного хранения записываемых на SD-карту данных и согласования скорости потока данных от блока ПДП и скорости потока записываемых на SD-карту данных. Блок управления обменом данными считывает данные из FIFO регистра передачи и последовательно в соответствии с одно- или четырёхпро-

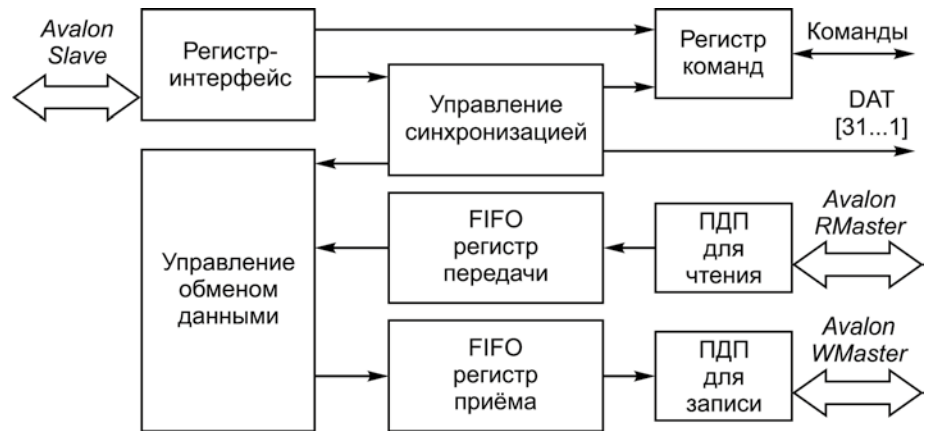


Рис. 2. Структурная схема контроллера: ПДП – прямой доступ к памяти

водным интерфейсом SD-карты передаёт их непосредственно на карту памяти.

Канал передачи данных от SD-карты в подсистему памяти образуют блоки: управление обменом данными; FIFO регистр приёма; ПДП для записи (см. рис. 2). Функционирование схемы чтения данных зеркально аналогично описанному выше функционированию схемы записи данных. В этом случае изменяется лишь направление передачи данных.

Канал передачи команд и приёма управляющей информации о состоянии SD-карты образуют следующие блоки: регистр-интерфейс; управление синхронизацией; регистр команд; управление обменом данными (см. рис. 2). Схема управления функционирует по командам от активного устройства (Nios II микроконтроллера), приходящим через интерфейс Avalon Slave. Команды от микроконтроллера NIOS II (на рис. 2 не указан) преобразуются в последовательный вид, проходя через блоки управления синхронизацией и управления обменом данными. Состояние карты и текущая выполняемая команда сохраняются в регистре команд. Таким образом, предложенная авторами функциональная схема контроллера SDHC описывает реализованный на языке Verilog код обмена с реальной SD-картой.

Программная часть СФ-блока. Программная часть СФ-блока включает в себя процедуры инициализации SD-карты и обмена данными (рис. 3). На этапе инициализации выполняется перевод карты в состояние ожидания и готовности к приёму дальнейших инструкций управления режимами, так как СФ-блок может работать последовательно и параллельно при обмене данными с вычислителем. Команды бывают двух типов: базовые – CMD и специальные – ACMD.

Команда CMD определяет относительный адрес карты для обмена данными. На следующем этапе карта переходит в состояние Standby, а затем – в режим готовности к обмену по шине данных DAT. Команда ACMD сообщает процессору о текущем состоянии обмена данными с вычислителем. Команда CMD₇ переводит карту из режима Standby в режим передачи данных Transfer и обратно в режим ожидания.

Разработка структуры СФ-блока для обмена видеоданными. Под анализом и распознаванием видеoinформации в реальном времени подразумевается взаимодействие

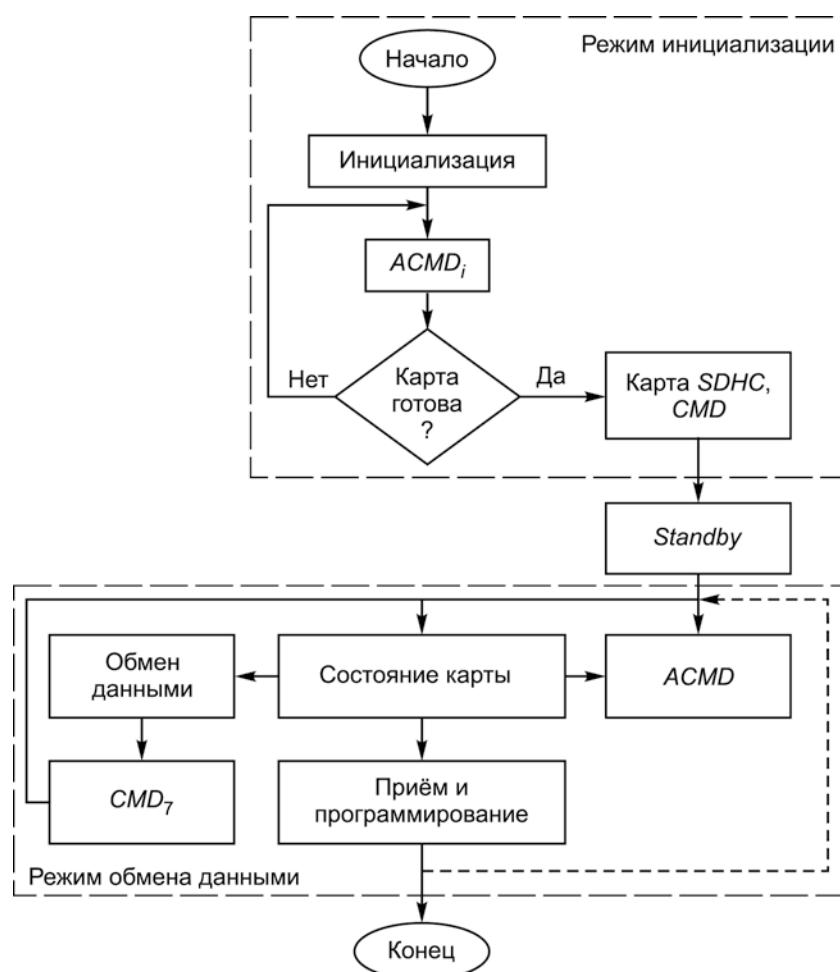


Рис. 3. Блок-схема алгоритма инициализации и обмена данными с вычислением

трёх важных компонент видеосистемы на кристалле: фотоприёмника, вычислителя и памяти видеоданных (в рассматриваемом случае – SD-карты) [5, 6]. При этом обращение к памяти и чтение данных для реализации стандартного телевизионного сигнала должны происходить с частотой 25 кадров в секунду, следовательно, время, необходимое для работы с одним кадром, составляет 40 мс [7, 8].

Авторы настоящей статьи предлагают рассмотреть новые архитектурные решения реализации СФ-блока, способствующие

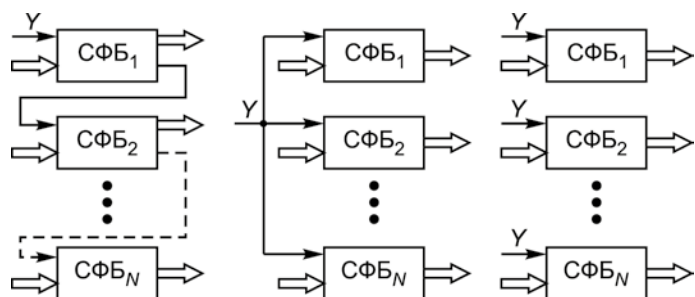


Рис. 4. Варианты реализации соединений СФ-блоков:
СФБ_i – сложно-функциональные блоки

щие наращиванию числа разрядности системы и увеличению её производительности с учётом реальных показателей скорости обмена видеоданными (рис. 4). Все решения предполагают запуск нескольких SD-карт одновременно с использованием технологии схем ускоренного переноса.

При обмене данными по последовательному каналу происходит последовательная передача информации в карту памяти, при этом учитывается признак переполнения карты. Блоки в этом случае соединены каскадом, а запуск каждого последующего СФ-блока выполняется по сигналу управления Y. Недостаток структуры, реализующей обмен по последовательному каналу, – ограниченная пропускная способность шины обмена данными, при которой производительность всей системы равна производительности одного СФ-блока. Вариант обмена данными по параллельному каналу позволяет реализовать высокую скорость обмена [9], т. е. записи (чтения) информации, но из-за разных скоростей карт проведённые авторами эксперименты показали невозможность эффективной загрузки всех карт одновременно. При автономном параллельном обмене предусматривается вариант независимого друг от друга обмена данными по соответствующему сигналу управления Y.

Необходимо отметить, что при проведённых исследованиях СФ-блоки с архитектурой автономного параллельного обмена при решении задач распознавания лиц показали более высокую производительность по сравнению с другими перечисленными архитектурами [10]. Во время эксперимента были выбраны шаблоны размерами 16×16, 32×32 и 64×64 пикселей.

Измерение скорости обмена SD-карт. Для проведения эксперимента выбрали SD-карты класса 10 со скоростью обмена данными 10 МБ. Карты были выпущены различными производителями и имели память объёмом 8, 16 и 32 Гб. Значения скоростей записи информации в SD-карты представлены в табл. 1, а значения скоростей считывания информации из этих карт – в табл. 2. Из табл. 1 следует, что меньшие значения скорости записи в карту памяти показала карта № 4 (выделенное жирным шрифтом число). Из табл. 2 следует, что лучшие значения скорости чтения из карты памяти показала карта № 6.

Карты тестировали по следующему алгоритму.

1. Измеряли скорость записи (чтения) секторов SD-карт по формулам

$$V_1 = \frac{515}{(1024)^2 t_1};$$

$$V_n = \frac{512n}{(1024)^2 t_n},$$

где V_1 , V_n – скорости записи (чтения) одного и n секторов,

соответственно; t_1 , t_n – время (в секундах) записи (чтения) одного и n секторов, соответственно.

При записи $n=2048$, а при чтении $n=16$. Объём каждого сектора составляет 512 байт. Число измерений при тестировании каждой карты равно 8.

2. Вычисляли среднюю скорость записи (чтения) данных в (из) SD-карт для одного и для n секторов.

3. Оценивали погрешности программной и аппаратной частей проектируемого СФ-блока:

а) погрешность используемой среды программирования Eclipse IDE – это погрешность языка C, состоящего из следующих операторов:

PERF_RESET – остановка и сброс (t_{cp});

PERF_START_MEASURING – запуск и фиксация начального значения компоненты ($t_{3-ф}$);

PERF_BEGIN – фиксация начала измерения (t^B_M);

SDHC_read_single – процесс записи данных;

PERF_END – фиксация конца измерения (t^E_M);

PERF_STOP_MEASURING – остановка и фиксация конечного значения компоненты (t_1);

б) погрешность компоненты Altera_Avalon_performance_counter изготовителя ПЛИС не превышает такта частоты синхронизации 80 МГц и составляет $\pm 12,5$ нс;

в) погрешность кварцевого генератора Frequency stability, применяемого на плате, составляет ± 15 PPM (Parts Per Million) и она незначительна по сравнению со временем обмена данными карт памяти с вычислителем и составляет не более 0,05 %.

Результаты эксперимента показали, что скорости записи и чтения для всех исследуемых карт не соответствуют указанным в технических документах: отклонения при записи составляют 25–40 %, а при чтении 20–30 % (см. табл. 1, табл. 2).

Исследование параллельного способа обмена видеоданными показало, что при параллельном способе производительность карты в среднем увеличивается в 3 раза по сравнению с последовательным обменом по одной линии.

Все значения (см. табл. 1, 2) определены путём многократного запуска и усреднения полученных результатов из-

Таблица 1

Скорость записи данных в SD-карту

Скорость записи, МБ	Карты памяти					
	Transcend TS8GUSDC10	ADATA UHS-I	Smart Buy-adapter	OlteraMax-adapter	Sandisk Ultra	Kingston micro SD
	1	2	3	4	5	6
1	2,11	8,23	5,61	4,79	1,10	3,76
5	6,56	13,21	6,52	4,8	2,32	4,07
10	5,85	12,52	7,24	5,75	8,94	5,14
50	9,09	12,22	7,30	5,05	9,20	7,03
100	8,54	14,23	7,32	5,99	8,28	7,57
150	8,52	13,24	7,87	7,57	7,80	7,89
Средние значения	6,77	12,27	6,97	5,65	6,27	5,91
Доверительный интервал	7,00 $\pm$ 1,55	12,00 $\pm$ 1,09	7,00 $\pm$ 0,49	6,00 $\pm$ 0,62	6,00 $\pm$ 2,43	6,00 $\pm$ 1,27

Таблица 2

Скорость считывания данных из SD-карты

Скорость записи, МБ	Карты памяти					
	Transcend TS8GUSDC10	ADATA UHS-I	Smart Buy-adapter	OlteraMax-adapter	Sandisk Ultra	Kingston micro SD
	1	2	3	4	5	6
1	17,90	13,40	12,80	12,80	13,44	9,38
5	17,80	18,00	17,20	17,20	17,87	13,10
10	17,90	18,50	17,20	17,20	17,91	14,30
50	17,90	18,70	16,95	16,95	17,94	14,00
100	17,90	18,70	16,95	16,95	17,85	13,99
150	17,90	18,70	16,95	16,95	18,66	14,00
Средние значения	17,88	17,67	16,34	16,34	17,27	13,12
Доверительный интервал	18,00 $\pm$ 0,02	18,00 $\pm$ 1,10	16,00 $\pm$ 0,49	16,00 $\pm$ 0,62	17,00 $\pm$ 2,43	13,00 $\pm$ 1,27

мерения скорости записи (чтения) в (из) карты памяти. Доверительные интервалы производительности (скорости обмена данными) карт памяти составляют от 6,00 $\pm$ 0,62 до 12,00 $\pm$ 1,1 для записи и от 13,00 $\pm$ 1,3 до 18,00 $\pm$ 1,1 для чтения. Объём карт памяти для хранения шаблонов лиц составлял 2; 8 и 32 МБ для шаблонов размерами 16 $\times$ 16, 32 $\times$ 32 и 64 $\times$ 64 пикселей, соответственно.

Необходимо отметить, что использование гибких конструкций в видеосистемах, построенных на базе ПЛИС, позволяет увеличить производительность систем за счёт параллельного подключения необходимого числа СФ-блоков с учётом их доверительных интервалов для работы с базами шаблонов различного размера.

Закключение. Эксперименты показали, что скорость передачи данных, заявленная в технических характеристиках карт памяти класса 10, достигается только при условии непрерыв-

ной передачи больших объёмов (более 0,5 ГБ) видеоинформации. Реальная же скорость записи и чтения исследованных карт меньше заявленной производителем на 25...40 %. Это приводит к тому, что при разработке видеосистем на кристалле, использующих SD-карты класса 10, следует учитывать возможное уменьшение производительности в 1,5–2 раза.

Литература

1. **Geyer C.** Practical Markov chain Monte Carlo (with discussion) // *Statistical Science*. 1992. No. 7. P. 473–511.
2. **Mingas G., Bouganis C.-S.** Population-Based MCMC on Multi-Core CPUs, GPUs and FPGAs // *IEEE Transactions on Computers*. 2016. V. 65. No. 4. P. 1283–1296.
3. **Бобровский А. И., Еид М. М., Альмахрук М., Салем А., Фахми Ш. С., Березин В. В.** Метод распознавания лиц на основе пространственно-рекурсивных триангуляционных сеток // *Вопросы радиоэлектроники. Сер. Техника телевидения*. 2016. Вып. 3. С. 86–91.
4. **Фахми Ш. С., Еид М. М., Костикова Е. В., Салем А.** Систематизация алгоритмов обработки видеоинформации в системах видеонаблюдения // *Транспорт России: проблемы и перспективы – 2017: Материалы межд. науч.-тех. конф. СПб: ИПТ РАН, 14–15 ноября, 2017. С. 350–355.*
5. **Фахми Ш. С., Алексеенко Я. В., Костикова Е. В.** Интеллектуальные транспортные видеосистемы на основе

технологии «система на кристалле» // *Вопросы радиоэлектроники. Сер. Техника телевидения*. 2015. Вып. 6. С. 130–134.

6. **Фахми Ш. С., Костикова Е. В., Крюкова М. С., Селиверстов С. А.** Видеосистема обнаружения морских судов по триангуляционным решёткам // *Морские интеллектуальные технологии*. 2018. № 3 (41). Т. 1. С. 143–156.

7. **Arroyo R., Yebes J. J., Bergasa L. M., Daza I. G., Almazan J.** Expert video-surveillance system for real-time detection of suspicious behaviors in shopping malls // *Expert systems with Applications*. 2015. V. 42. P. 7991–8005.

8. **Фахми Ш. С., Крюкова М. С., Гаврилов И. А., Зайдулин К. М.** Метод и алгоритмы обнаружения и распознавания дорожных знаков // *Вопросы радиоэлектроники. Сер. Техника телевидения*. 2018. Вып. 3. С. 95–101.

9. **Agrafiotis D., Canagarajah N., Bull D. R., Kyle J., Seers H., Dye M.** A perceptually optimized video coding system for sign language communication at low bit rates // *Signal Processing: Image Communication*. 2006. No. 21. P. 531–549.

10. **Фахми Ш. С., Бобровский А. И., Березин В. В., Чернотубов А. В.** Производительность многоядерных систем на кристалле фирмы INTEL-FPGA для обработки видеоинформации // *Вопросы радиоэлектроники. Сер. Техника телевидения*. 2018. Вып. 3. С. 81–89.

Дата принятия: 08.10.2018.

Measuring the speed of memory card data exchange using Field-Programmable Gate Array

E. V. Kostikova¹, S. A. Seliverstov², Y. A. Seliverstov², Sh.S. Fahmi^{2,3,4}

¹*Federal State Educational Institution of Higher Education "Admiral Makarov State University of Maritime and Inland Shipping", St. Petersburg, Russia, email: kostikova.ev@mail.ru*

²*Solomenko Institute of Transport Problems of the Russian Academy of Sciences, St. Petersburg, Russia, email: Seliverstov_s_a@mail.ru*

³*Saint-Petersburg Electrotechnical University ETU "LETI", St. Petersburg, Russia*

⁴*Television Scientific Research Institute, St. Petersburg, Russia, email: Shakeebf@mail.ru*

A complex-functional unit for measuring the write/read speed of SD-cards based on the technology «system on a chip», carrying out data exchange between the computer and the used memory cards both in series and in parallel on four channels, has been developed. A method of measuring the speed of information transfer between external drives and the processor core of video systems on a chip is proposed. The results of measuring the write (read) speed of different memory cards are obtained and the confidence intervals of measurements are determined.

Key words: SD-card, performance, system-on-chip, IP-core.